

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-137215

(43)Date of publication of application : 31.05.1996

(51)Int.Cl.

G03G 15/05
H01L 27/00
// B41J 2/44
B41J 2/45
B41J 2/455

(21)Application number : 06-300101

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 10.11.1994

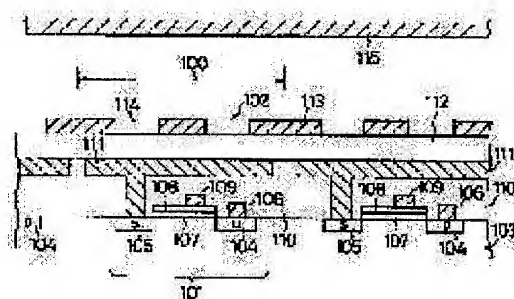
(72)Inventor : MATSUMOTO KAZUYA

(54) CHARGE GENERATOR

(57)Abstract:

PURPOSE: To provide a charge generator used for an electrostatic image forming device, which is provided with an electron emission member excellent in film quality and whose reproduced image quality is drastically improved.

CONSTITUTION: This charge generator is constituted by one-dimensionally or two-dimensionally arranging a charge generating control element 100 constituted of a picture element switching transistor 101 formed on a semiconductor substrate 103, a layer insulating film 110 formed on the upper part of the transistor 101, a picture element electrode 111 formed on the film 110 and connected to one end of the transistor 101, the electron emission member 112 formed on the electrode 111, and an upper electrode 113 formed on the member 112 and provided with an electron emission hole 114.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-137215

(43) 公開日 平成8年(1996)5月31日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 3 G 15/05

H 0 1 L 27/00

// B 4 1 J 2/44

3 0 1 A

G 0 3 G 15/ 00

1 1 6

B 4 1 J 3/ 21

L

審査請求 未請求 請求項の数 8 F D (全 11 頁) 最終頁に続く

(21) 出願番号

特願平6-300101

(22) 出願日

平成6年(1994)11月10日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 松本 一哉

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

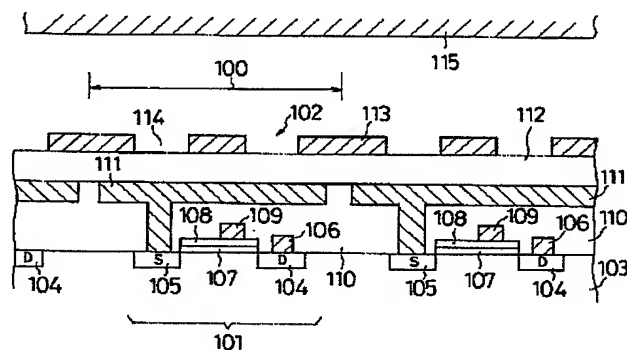
(74) 代理人 弁理士 最上 健治

(54) 【発明の名称】 電荷発生器

(57) 【要約】

【目的】 膜質の優れた電子放出部材を備え、再生画質を大幅に向上させた静電像形成装置などに用いる電荷発生器を提供する。

【構成】 半導体基板103上に形成した画素スイッチングトランジスタ101と、該画素スイッチングトランジスタ101の上部に形成された層間絶縁膜110と、層間絶縁膜110上に形成した前記画素スイッチングトランジスタ101の一端に接続された画素電極111と、画素電極111上に形成された電子放出部材112と、電子放出部材112上に形成された電子放出孔114を備えた上部電極113とで構成した電荷発生制御素子100を、1次元又は2次元状に配列して電荷発生器を構成する。



100: 電荷発生制御素子	108: ゲート電極
101: 画素スイッチングトランジスタ	109: ゲート配線
102: 電荷発生部	110: 層間絶縁膜
103: 半導体基板	111: 画素電極
104: ドレイン部	112: 電子放出部材
105: ソース部	113: 上部電極
106: ドレイン配線	114: 電子放出孔
107: ゲート絶縁膜	115: ドラム

【特許請求の範囲】

【請求項 1】 大気中もしくは真空中に、電子もしくは電荷を放出する機能を有する電荷発生制御素子を 1 次元あるいは 2 次元状に配列して形成した電荷発生器において、前記電荷発生制御素子の電子放出部材を備えた電荷発生部を素子の最表面に形成すると共に、電荷発生制御部を素子の下部に形成したことを特徴とする電荷発生器。

【請求項 2】 前記電荷発生部の電子放出部材は、強誘電体材料で構成されていることを特徴とする請求項 1 記載の電荷発生器。

【請求項 3】 前記電荷発生部の電子放出部材は、P-N 接合を有する半導体層で構成されていることを特徴とする請求項 1 記載の電荷発生器。

【請求項 4】 前記電荷発生部の電子放出部材は、エレクトロミネッセント材料で構成されていることを特徴とする請求項 1 記載の電荷発生器。

【請求項 5】 前記電荷発生部の電子放出部材は、コーン形状を有する金属もしくは半導体部で構成されていることを特徴とする請求項 1 記載の電荷発生器。

【請求項 6】 前記請求項 1～5 のいずれか 1 項に記載の電荷発生器において、前記電荷発生制御素子を駆動するための周辺回路を、該電荷発生制御素子と同一チップ上に形成していることを特徴とする電荷発生器。

【請求項 7】 前記請求項 1～6 のいずれか 1 項に記載の電荷発生器と、該電荷発生器に対向して配置された誘電性ドラムとで構成されたことを特徴とする静電像形成装置。

【請求項 8】 前記請求項 1～6 のいずれか 1 項に記載の電荷発生器と、該電荷発生器に対向して配置された蛍光板とで構成されたことを特徴とするフラットパネルディスプレイ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、静電像形成装置やフラットパネルディスプレイなどに用いられる電荷発生器に関する。

【0002】

【従来の技術】 従来、電荷を直接誘電性記録体上に移送しデポジッションさせる原理により、誘電性記録体上に静電荷による潜像を形成する方法に関しては、種々の提案がなされているが、本件発明者は、強誘電体よりの電子放出を利用する方式を、先に特願平 6-176211 号において提案した。

【0003】 次に、上記特許出願で提案した静電像形成装置について説明する。図 11 は静電像形成装置用の電荷発生器の一個の電荷発生制御素子の断面構造を示す図である。図 11 において、1 は石英（ガラス）からなる絶縁基板で、2 は該基板 1 上に形成された金属よりなるライン電極である。3 はシリコン酸化膜等で構成される第 1

の絶縁膜であり、4 はライン電極 2 の一部及び第 1 の絶縁膜 3 の上部に形成した強誘電体薄膜である。5 は金属よりなるフィンガー電極で、中心部に電荷生成部となるフィンガー孔 5 a を備えている。6 はポリイミド等よりなる第 2 の絶縁膜で、中心部に電荷通過用の孔部 6 a を備えている。7 は金属よりなるスクリーン電極で、中心部に電荷制御用のスクリーン孔 7 a を備えている。上記第 1 の絶縁膜 3 は、電荷生成部となるフィンガー孔 5 a 及びその近傍以外のフィンガー電極 5 とライン電極 2 の間に形成されており、電氣的に両電極間の絶縁を保つ、あるいは両電極間の容量を低減するなどの役目を果たすものである。この構成例においては、第 1 の絶縁膜 3 はライン電極 2 の直上に形成したものを示しているが、この第 1 の絶縁膜 3 は勿論フィンガー電極 5 の直下に形成してもよい。

【0004】 図 12 は、図 11 に示した構成の電荷発生制御素子を複数個 2 次元的に配置した静電像形成装置の電荷発生器の平面構成を示す図であり、各電荷発生制御素子のライン電極は行（横）方向に線状に接続され、並行的に形成されたライン電極線 2_i 、 2_{i+1} を構成している。一方、各電荷発生制御素子のフィンガー電極は列（縦）方向に線状に接続され、前記ライン電極線 2_i 、 2_{i+1} と斜めに交差する形態で並行的に形成されたフィンガー電極線 5_{j-1} 、 5_j 、 5_{j+1} を構成している。断面構造上、一番上部に位置するスクリーン電極 7 は、各電荷発生制御素子に対して共通に全面的に形成されている。そして、スクリーン孔 7 a がライン電極線 2_i 、 2_{i+1} とフィンガー電極線 5_{j-1} 、 5_j 、 5_{j+1} の交差する箇所に形成されており、スクリーン孔 7 a の下方にフィンガー孔 5 a が形成されている。

【0005】 図 13 は、図 11 及び図 12 に示した静電像形成装置を駆動するための各部の駆動波形を示す図である。まず、静電像が形成されるドラムの電位 V_D に対して、スクリーン電極電位 V_S は D C 的に一定の負電位となっている。一方、フィンガー電極には、レベルの異なる 2 つの電位 V_{FH} と V_{FL} が A C 的に、あるいはパルスの印加される。ライン電極には、電荷を生成させる場合には、①で示すように、レベルの異なる 2 つの電位 V_{LH} と V_{LL} が A C 的に、もしくはパルスの印加され、電荷を生成させない場合には、②で示すように、D C 的な電位が印加されるようになっている。各電位の高低関係は、より正電位な順で示すと、 V_D 、 V_{FH} 、 V_{LH} 、 V_{FL} 、 V_{LL} となっている。また、 $V_{FH} > V_S > V_{FL}$ という電位についての高低関係も存在する。

【0006】 次に、図 12 に示した電荷発生器の動作について説明する。まず、 i 行目の電荷発生制御素子のライン電極が動作状態に入ると、図 13 において①で示される A C 電位が i 番目のライン電極線 2_i に印加され、その他のライン電極線には、図 13 において②で示される V_{LL} の一定電位が印加されるか、あるいはフローティング状

態にされる。このような電位の印加状態にすることにより、ライン電極線 2i 上の各ライン電極 2 のフィンガー孔 5 a 中に電子が発生する。

【0007】そして、i 番目のライン電極線 2i 上の各ライン電極 2 が動作状態中に、順次各フィンガー電極が選択される。すなわち、i 番目のライン電極線 2i 上の j 番目のスクリーン孔 7 a より電子を抽出したい場合は、対応する j 番目のフィンガー電極線 5j に、スクリーン電極電位 V_s よりも低い電位 V_{FL} を印加する。この電位 V_{FL} の印加により、フィンガー孔 5 a 内に発生した電子は、フィンガー電極 5 より正電位が印加されたスクリーン電極 7 の方向に移動し、スクリーン孔 7 a より抽出される。逆に、電子をスクリーン孔 7 a より抽出したくない場合は、対応したフィンガー電極線は、電位 V_{FH} を印加している他のフィンガー電極線と同じ状態を保持すればよい。

【0008】なお、電荷発生制御素子の動作は、通常は大気中で行われるが、少なくとも素子の動作中は、雰囲気気を制御してやることにより、素子の信頼性、あるいは耐久性の向上を図ることが可能となる。好適な雰囲気としては、例えば、窒素 (N_2) 100 %、あるいは、アルゴン (90%) + 二酸化炭素 (10%)、などが挙げられる。

【0009】また、上記構成例では、フィンガー電極に形成されるフィンガー孔は、図 14 の (A) に示すように、単一の孔としたものを示したが、フィンガー孔は図 14 の (B)、(C) に示すように、複数個の孔からなるマルチホール構造とすることもできる。フィンガー孔を、このようにマルチホール構造とすることにより、発生電荷量の向上を図ることができる。

【0010】次に、このような構成の電荷発生制御素子の製造方法を図 15 の製造工程図に基づいて説明する。まず図 15 の (A) に示すように、石英 (ガラス) 等よりなる絶縁基板 11 を用意し、該基板 11 上にライン電極 12 をパターンニング形成する。ライン電極 12 の材料としては、白金の他に、金、金-パラジウム、銀、あるいはパラジウム系の金属などが用いられる。また、このライン電極 12 は、下層をアルミニウム等の低抵抗金属膜とし、その上部に白金、金、金-パラジウム、銀、あるいはパラジウム系の金属等の金属膜を形成してなる複層金属膜構造で構成してもよい。ライン電極 12 は、例えばスパッタ法あるいは真空蒸着法などの製造プロセスにより、厚さ 1 ミクロン前後に形成される。

【0011】このようにライン電極 12 を成膜し、パターンニング形成した後、シリコン酸化膜あるいはシリコンナイトライドよりなる第 1 の絶縁膜 13 を、プラズマ CVD (Plasma Chemical Vapor Deposition) などの製造工程により形成する。この第 1 の絶縁膜 13 の膜厚は、電気的な耐圧の観点から、2 ミクロン程度で十分である。第 1 の絶縁膜 13 を形成したのち、フィンガー孔が形成される

部分の第 1 の絶縁膜 13 を除去するために、ホトリソグラフィ法によりレジスト膜 14 をパターンニング形成する。

【0012】次に、レジスト膜 14 をマスクにして第 1 の絶縁膜 13 を選択的に除去し、続いてレジスト膜 14 を除去した後、図 15 の (B) に示すように、強誘電体膜 15 を成膜する。強誘電体膜の材料としては、PZT (チタン酸ジルコン酸鉛) や、PZT にランタン (La) を添加した PLZT、あるいは Y1 と呼ばれるものなどが用いられる。この強誘電体膜は、有機金属 CVD (MOCVD) 法などのプロセスにより成膜され、その膜厚は、電荷発生のための駆動電圧を数十 V 以下に低減するために、1 ~ 10 ミクロン程度に薄膜形成される。

【0013】次いで、強誘電体膜 15 上にフィンガー電極膜 16 を形成する。フィンガー電極膜 16 の材料としては、白金の他に、金、金-パラジウム、銀、あるいはパラジウム系の金属などが用いられる。また、このフィンガー電極膜 16 は、上層をアルミニウム、モリブデンあるいはチタンなどの低抵抗金属膜とし、その下部に白金、金、金-パラジウム、銀、あるいはパラジウム系の金属等の金属膜を形成した複層金属膜構造としてもよい。このフィンガー電極膜 16 は、例えばスパッタ法あるいは真空蒸着法などの製造プロセスにより形成され、その膜厚は 1 ミクロン前後である。

【0014】以上のようにしてフィンガー電極膜 16 を成膜した後、フィンガー電極のパターンニング形成のために、図 15 の (C) に示すように、ホトリソグラフィ法によりレジスト膜 17 をパターンニング形成する。そして、レジスト膜 17 をマスクにして、不要な部分のフィンガー電極膜 16 をドライエッチング、あるいはウェットエッチング法により選択的に除去し、フィンガー電極 16 a を形成する。

【0015】次に、レジスト膜 17 の除去後、図 15 の (D) に示すように、フィンガー電極 16 a 上に、スピコート法などの塗布法により第 2 の絶縁膜 18 を形成する。この第 2 の絶縁膜 18 の材料としては、ポリイミドあるいはレジストなどが好適であり、その膜厚は 10 ~ 100 ミクロンの範囲が望ましい。その後、第 2 の絶縁膜 18 上にスパッタ法あるいは真空蒸着法などを用いて、モリブデン、チタン、チタンナイトライド、あるいはアルミニウムなどの単層金属膜、もしくは、これらの材料よりなる複層金属膜を成膜する。続いて、ホトリソグラフィ法によりスクリーン電極をパターンニングするためのレジストパターン 20 を所望の領域に形成し、続いて、ドライエッチング法、あるいはウェットエッチング法を用いて、スクリーン電極 19 a をパターンニング形成する。このスクリーン電極 19 a の膜厚は 1 ミクロン程度で十分である。

【0016】次いで、図 15 の (E) に示すように、スクリーン電極 19 a などをマスクとして、酸素プラズマを用いたドライエッチング法、又は薬液中のウェットエッチ

ング法により、第2の絶縁膜18のみを選択的に除去し、スクリーン孔19bの下方に電荷通過用の空間部18aを形成する。これにより電荷発生制御素子が得られる。

【0017】このようにして製造した電荷発生制御素子においては、フィンガー電極16aとスクリーン電極19aのいずれもマルチホール構造とすることにより、先に述べたように、発生電荷量の向上を図ることができ、またスクリーン電極をマルチホール構造とすることにより、シングルホール構造の孔の直径に比べ、マルチホール構造の各孔の直径は小さくなるため、ドラム方向に放出される電荷量を制御する制御電圧を低下させることが可能となる。

【0018】

【発明が解決しようとする課題】ところで、図11に示した先に提案した静電像形成装置用の電荷発生器においては、次のような問題点がある。すなわち、強誘電体薄膜4を形成した後、フィンガー電極5を形成するための電極膜、第2の絶縁膜6、スクリーン電極7を形成するための電極膜の各膜の成膜工程、並びに各膜のエッチング工程等の多数の工程が必要であり、各成膜工程における熱、応力等が強誘電体薄膜4にかかることによる該強誘電体薄膜の劣化が生じ、更に同様に各エッチング工程における熱、プラズマにさらされることによっても、強誘電体薄膜4の膜質が劣化するという問題点があり、これらの問題点が歩留りの低下の原因となっていた。

【0019】更に、構造的には強誘電体薄膜4上に、フィンガー電極5、第2の絶縁膜6、スクリーン電極7を形成しているため、これらの間での位置合わせずれ、あるいは寸法並びに膜厚のばらつきが、再生画像の画質の劣化を生じさせるという問題点もはらんでいる。

【0020】本発明は、先に提案した静電像形成装置用の電荷発生器の上記問題点を解消するためになされたもので、請求項1記載の発明は、電荷発生制御素子の電荷発生部の構成部材の劣化を低減すると共に、再生画像の画質を向上させることの可能な電荷発生器を提供することを目的とするものであり、また請求項2～5記載の各発明は、電荷放出特性の優れた電荷発生器を提供することを目的とし、また請求項6記載の発明は、安価な電荷発生器を提供することを目的とし、また請求項7、8記載の発明は、上記各請求項記載の電荷発生器を用いた静電像形成装置及びフラットパネルディスプレイをそれぞれ提供することを目的とする。

【0021】

【課題を解決するための手段及び作用】上記問題点を解決するため、請求項1記載の発明は、大気中もしくは真空中に、電子もしくは電荷を放出する機能を有する電荷発生制御素子を1次元あるいは2次元状に配列して形成した電荷発生器において、前記電荷発生制御素子の電子放出部材を備えた電荷発生部を素子の最表面に形成すると共に、電荷発生制御部を素子の下部に形成して構成す

るものである。

【0022】このように電荷発生制御素子の電荷発生部を素子の最表面に形成することにより、電荷発生部を電荷発生器の製造プロセスのほぼ最終工程で形成可能となり、電荷発生器の製造工程による電荷発生部を構成する電子放出部材の劣化は、最小限に抑えることができる。更に電荷発生制御部は下部に形成されるため、電荷発生部の表面構成は著しく単純化され、電荷発生制御素子の特性のばらつきは大幅に低減され再生画像の画質を向上させることができる。

【0023】また請求項2記載の発明は、請求項1記載の電荷発生器において、電荷発生部の電子放出部材を強誘電体材料で構成し、請求項3記載の発明は、同じく電荷発生部の電子放出部材をP-N接合を有する半導体層で構成し、請求項4記載の発明は、同じく電荷発生部の電子放出部材をエレクトロルミネッセント材料で構成し、請求項5記載の発明は、同じく電荷発生部の電子放出部材をコーン形状を有する金属もしくは半導体部で構成するものである。これにより、電子又は電荷の放出特性が大幅に向上した電荷発生器を実現することができる。

【0024】また請求項6記載の発明は、前記請求項1～5のいずれか1項に記載の電荷発生器において、前記電荷発生制御素子を駆動するための周辺回路を、該電荷発生制御素子と同一チップ上に形成するものである。これにより周辺回路が電荷発生制御素子と一体化された安価な電荷発生器が得られる。

【0025】また請求項7記載の発明は、前記請求項1～6のいずれか1項に記載の電荷発生器と、該電荷発生器に対向して配置された誘電性ドラムとで静電像形成装置を構成するものであり、また請求項8記載の発明は、前記請求項1～6のいずれか1項に記載の電荷発生器と、該電荷発生器に対向して配置された蛍光板とでフラットパネルディスプレイを構成するものである。これにより、上記請求項1～6の電荷発生器の特徴を備えた静電像形成装置及びフラットパネルディスプレイを実現することができる。

【0026】

【実施例】次に、実施例について説明する。図1は、本発明に係る静電像形成装置用の電荷発生器の第1実施例を示す断面構造図である。図1において、100は電荷発生器の各画素を構成する1個の電荷発生制御素子を示しており、該電荷発生制御素子100は、電荷発生制御部を構成する画素スイッチングトランジスタ101と、電荷発生部102とより構成されている。画素スイッチングトランジスタ101は半導体基板103中に形成されており、半導体基板103としては、単結晶シリコン基板、ガラス（石英）板上に成膜された多結晶シリコン基板、微結晶シリコン基板、あるいはアモルファスシリコン基板等が用いられる。もちろんシリコン以外の半導体元素からな

る基板も用いることができる。例えば、基板として、ガラス板上に形成された多結晶シリコン層よりなる基板を用いた場合は、画素スイッチングトランジスタ101は液晶表示素子でよく知られているTFT (Thin Film Transistor) となる。

【0027】104は半導体基板103とは反対の導電型を有するドレイン部、105はソース部、106はドレイン部104に接続されたドレイン配線、107はゲート絶縁膜、108はゲート電極、109はゲート電極108とオーミックコンタクトを保ったゲート配線である。このように形成された画素スイッチングトランジスタ101はMOSFETを構成している。MOSFETには、PチャネルタイプとNチャネルタイプの2種類があるが、本実施例ではいずれのタイプのものを用いてもよい。また画素スイッチングトランジスタとしては、NPN型又はPNP型バイポーラトランジスタを用いてもよい。

【0028】また、110は画素スイッチングトランジスタ101の上部に形成された層間絶縁膜で、その形成材料としては、二酸化シリコン(SiO₂)あるいはSiN膜等が用いられる。111は画素電極で、その表面の位置はほぼ層間絶縁膜110の表面と等しくなっており、画素電極111の形成材料としては、アルミニウム、チタン、クロム、パラジウム等の金属系の材料が用いられる。また、この画素電極111は、図示されているように画素スイッチングトランジスタ101のソース部105とオーミックコンタクトをとっている。112は画素電極111及び露出している層間絶縁膜110の上に形成された電子放出部材である。この電子放出部材の具体的な材料並びに構成については、次に述べる第2～第5実施例において詳細に説明する。113は電子放出部材112の表面にパターンニング形成された上部電極で、114は上部電極113中に形成された開口で、電子放出孔を構成している。

【0029】このように構成された電荷発生制御素子100は、後で詳細に説明するが、画素スイッチングトランジスタ101がオン状態となり、画素電極111に電子放出のためのドライブ電位が印加されると、電子放出孔114より電子が放出される。この実施例における特徴は、電荷発生部102の下部に形成された画素スイッチングトランジスタ101のスイッチングにより、最表面に形成されている電荷発生部102の電子放出部材112より電子が放出され、電子放出孔114より大気中あるいは真空中に電子が放出される。このように構成した電荷発生制御素子100からなる電荷発生器を、プリンタの電荷発生器として使用する場合には、上方に誘電性ドラム115が位置することとなる。

【0030】図2は、第1実施例の電荷発生器の電荷発生部102を上方より見た平面図である。この実施例では、図2に示すように、電荷発生制御素子100は2次元状に配列されているが、もちろんライン状に1次元に配列して電荷発生器を構成することもできる。図2におい

て、点線で示した部分は個々の電荷発生制御素子の画素電極111であり、111aは画素電極111の端部を示している。画素電極111は各電荷発生制御素子毎に孤立した構造となっている。上部電極113は、画素電極111の上部に電子放出部材112を介在させて全画素共通に形成されており、各画素電極111上に電子放出孔(開口)114が形成されている。この実施例においては、一画素に4つの電子放出孔114を備えたものを示しているが、電子放出孔114の数及び配置は図示例の他に種々の形態をとることができる。

【0031】図3は、電荷発生器の構成を示す回路構成図である。図3において、200は電荷発生制御素子100を2次元状に配列して構成した電荷発生制御素子アレイ部である。この実施例では、電荷発生制御素子100を2次元状に配列したものを示しているが、図2に関して説明したように、ライン状に配列した構成をとることもできる。201はMOSFETあるいはバイポーラトランジスタで構成されたH方向のスキヤナであり、該Hスキヤナは多数のスイッチ選択線202を介して、各スイッチングトランジスタ203のゲートに、選択/非選択を決める信号を印加するようになっている。なお、この図示例では、スイッチングトランジスタ203としてMOSFETを用いたものを示しているが、スイッチングトランジスタ203としてバイポーラトランジスタを用いた場合は、スイッチ選択線202はバイポーラトランジスタのベースに接続される。204はスイッチングトランジスタ203の一端(ソース)に接続された、電子放出のためのドライブ電圧印加端子である。また、スイッチングトランジスタ203の他端(ドレイン)はドレインライン205に接続されており、このドレインライン205には、列方向に配列されている電荷発生制御素子100の画素スイッチングトランジスタ101のドレイン部104が共通に接続されている。

【0032】206はV方向のスキヤナで、行方向に配列されている電荷発生制御素子100の画素スイッチングトランジスタ101のゲートに共通に接続されているゲート選択線207を、ドライブする作用を有する。

【0033】次に、このように構成されている電荷発生器の動作について説明する。Vスキヤナ206によりi番目のゲート選択線207に選択パルスが印加されると、i番目に配列された電荷発生制御素子100の画素スイッチングトランジスタ101がオン状態になる。この状態において、Hスキヤナ201によりj番目のスイッチ選択線202を介してスイッチングトランジスタ203のゲートに選択パルスが印加されると、ドライブ電圧印加端子204とj番目のドレインライン205が電氣的に結合状態となり、このドレインライン205に接続されている画素スイッチングトランジスタ101のドレイン部104にドライブ電圧が印加される。その結果、オン状態となっている画素スイッチングトランジスタ101のソース部105にドラ

イブ電圧が伝搬し、(i, j) 番地の電子放出孔（図示せず）より電子が放出される。

【0034】順次Hスキヤナ201により、j, j+1, ……番目のスイッチングトランジスタ203がオンになる走査が行われ、i行目の電荷発生制御素子100から順次電子が放出され、その後i行目の電荷発生制御素子からの電子放出が終了する。i行目の電荷発生制御素子からの電子放出が終了すると、j+1行目の電荷発生制御素子群の動作が、同様な態様で開始する。

【0035】以上が図3に示した電荷発生器の動作原理であるが、上記説明においては、i番目のゲート選択線207が選択された状態において、Hスキヤナ201により順次スイッチングトランジスタ203が走査されるように動作する方式を示したが、もちろん各行のゲート選択線207の選択時において、並列的に同時にスイッチングトランジスタ203群を一括して、オン・オフ制御するように構成してもよい。

【0036】また、電荷発生制御素子をライン状に1次元に配列して電荷発生制御素子アレイ部を構成している場合は、Vスキヤナ206、ゲート選択線207は不要となり、したがって、各電荷発生制御素子における画素スイッチングトランジスタ101は不要となる。すなわち、この場合は、ドレインライン205が図1の画素電極111に直結されることにより、電荷発生制御素子アレイ部200の構成は著しく単純化され、画素ピッチの大幅な縮小が可能となる。

【0037】また、図3に示した電荷発生器において、Hスキヤナ201、Vスキヤナ206、並びにスイッチングトランジスタ203は、電荷発生制御素子アレイ部200と同一チップ上に形成する構成と、電荷発生制御素子アレイ部200とは別チップ上に形成する構成の、いずれでも採用することができる。

【0038】しかし、電荷発生制御素子アレイ部200が、2次元的に配列される場合は、各画素を構成する電荷発生制御素子100に画素スイッチングトランジスタ101が必要となるため、Vスキヤナ206等の周辺回路も電荷発生制御素子アレイ部200と同一チップ上に形成する方が望ましい。一方、電荷発生制御素子100がライン状に配列されている場合は、電荷発生制御素子100の中に画素スイッチングトランジスタ101が不要なため、周辺回路のオンチップ化あるいはオフチップ化は、いずれでもよい。

【0039】上記第1実施例においては、電荷発生制御素子の電荷発生部を素子の最表面に形成したため、その電荷発生部の形成工程も製造工程の最終工程となり、従来あるいは先に提案した電荷発生制御素子に比べて、安定した電荷発生部が形成可能となる。また、その構造は半導体デバイスと同様な構造となるため、半導体デバイスの製造工程とほぼ等しい工程で製造可能となる利点を有している。

【0040】次に、第2～第5実施例について説明する。これらの実施例は、電荷発生制御素子の電荷発生部の具体的な構成に関するもので、その駆動方法についても合わせて説明する。図4は第2実施例の電荷発生部の断面構造を示す図である。この実施例は、電子放出部材を強誘電体で形成したものである。図4において、110は層間絶縁膜、111は画素電極、112aは強誘電体薄膜、113は上部電極であり、強誘電体薄膜112aの材料としては、PZT, PLZT, あるいはY1と呼ばれる材料等が挙げられる。そして該強誘電体薄膜112aの膜厚としては、数 μm ～数十 μm の厚さが好適である。

【0041】次に、この実施例において、図3のドライブ電圧印加端子204に印加されている電圧波形、すなわち画素スイッチングトランジスタ101がオン状態において、画素電極111に印加される電圧波形を、図5に基づいて説明する。図5において、①は上部電極113に印加されているDC電位であり、このDC電位は、図1に示したドラム115に対しては数百Vの負電位に設定されている。②は電荷放出状態における画素電極111に印加される電位であり、①のDC電位に対して正負のパルス電位となっている。このパルス電位の振幅は数十Vである。そして画素電極111に印加されるパルス電位②がDC電位①より正になる期間中に強誘電体薄膜112aの表面から電子が放出される。

【0042】上記構成の第2実施例においては、電子放出部材として強誘電体薄膜を用いていることにより、低駆動電圧で且つ大きな電荷群が放出可能となる長所を有する。

【0043】なお、本実施例において、画素電極111と上部電極113との絶縁性を向上するために、強誘電体薄膜112aの下部側、すなわち画素電極111側に、数十～数百Åの厚さを有するSiO₂等よりなる絶縁膜を介在させてもよい。更に強誘電体薄膜112aの上部側に、トンネリング放出が可能となる数十Åの金属薄膜を介在させ、強誘電体薄膜112aにかかる電圧を均一にして、電子放出効率を向上させるようにした構成をとることもできる。

【0044】次に、第3実施例を図6に基づいて説明する。この実施例は、電荷発生部を構成する電子放出部材を半導体で形成したものである。図6は電荷発生部の断面構造を示しており、110は層間絶縁膜、111は画素電極、113は上部電極である。電子放出部材112は、P型半導体層112-1と、その上部に形成されたP⁺型半導体層112-2と、更にその上部に形成されたN⁺⁺型半導体層112-3とで構成されている。これらのP型半導体層112-1, P⁺型半導体層112-2, N⁺⁺型半導体層112-3の材料としては、単結晶シリコン、多結晶シリコン、あるいはアモルファスシリコン等が挙げられる。各半導体層の膜厚と濃度は、P型半導体層112-1が数千Å～数 μm で $10^{14} \sim 10^{16} \text{cm}^{-3}$ 、P⁺型半導体層112-2が数百Åで $10^{16} \sim 10^{18} \text{cm}^{-3}$ 、N⁺⁺型半導体層112-3が数十Å～数百Åで

$10^{19} \sim 10^{20} \text{ cm}^{-3}$ 程度に設定される。116 は各電荷発生制御素子毎に形成された電氣的なアイソレーション作用を有する SiO_2 等よりなる絶縁部である。但し、この絶縁部116 は電子放出部材112を構成する各半導体層がアモルファス材料で形成される場合は、必ずしも必要ではない。

【0045】次に、この実施例において、電荷発生制御素子の画素スイッチングトランジスタがオン状態における画素電極111 に印加されるドライブ電圧波形を、図7に基づいて説明する。図7において、①は上部電極113 に印加されているDC電位である。②は電子放出状態における画素電極111 に印加される電位で、DC電位①に対して負の電位であり、この画素電極電位②はDC電位①に対して数V～数十Vとなっている。かかるバイアス状態においては、P型半導体層112-1とN⁺⁺型半導体層112-3は逆バイアス状態となり、P⁺型半導体層112-2の領域近傍において、高電界によりアバランシェブレイクダウンが生じる。このアバランシェブレイクダウンにより生じたホットエレクトロンがN⁺⁺型半導体層112-3の表面より外部に放出され、電荷（電子）が発生する。

【0046】本実施例においては、電荷発生部を構成する電子放出部材を半導体で形成したため、電荷発生部の製造工程の全てが、半導体製造工程で達成可能となる特徴を有する。また数十Vで駆動が可能となる低電圧駆動化も達成され、更に第2実施例と比べ、パルス波形の駆動電圧の印加が不要となり、駆動電圧を発生させるジェネレータの構成が著しく単純化されるという特徴を有する。

【0047】次に、第4実施例について説明する。この実施例は、電荷発生部を構成する電子放出部材をEL (Electro Luminescence) 薄膜で形成したものである。図8は第4実施例の電荷発生部の断面構造を示す図で、110 は層間絶縁膜、111 は画素電極、113 は上部電極である。電子放出部材112 は、300～500 nmの厚さを有するタンタルオキシサイド (Ta_2O_5) 膜112-11、その上部に形成された約500 nmの厚さを有するZnS膜112-12、更にその上部に形成された約10nmの厚さを有する金 (Au) からなる上部電極膜112-13により構成されている。このようなEL薄膜の材料及び電子放出動作については、応用物理第63巻第6号第592～595頁(1994年)に詳細な説明がなされている。

【0048】次に、この実施例において、電荷発生制御素子の画素スイッチングトランジスタがオン状態における画素電極111 に印加されるドライブ電圧波形を図9に基づいて説明する。図9において、①は上部電極113、すなわち金からなる上部電極膜112-13に印加されているDC電位である。②は電子放出状態における画素電極111 に印加される電位である。DC電位①に対して画素電極電位②として負の電位が印加されているバイアス状態においては、ZnS膜112-12の膜中においてホットエ

クトロンが発生し、金よりなる上部電極膜112-13をトンネリングして、このホットエレクトロンが外部に放出される。なお、図9に示した画素電極111に印加される駆動電位②の波形は、図5に示したようなパルス波形でもよいことが、前記刊行物(応用物理)に示されている。

【0049】本実施例においては、電荷発生部の電子放出部材として、長い歴史を有するEL薄膜を用いているので、安定した電荷発生部の作成が可能となる特徴を有している。

10 【0050】なお、上記第2～第4実施例においては、電荷発生部において全て上部電極113を備えている構成を図示説明したが、図4に示した第2実施例の変形例として、強誘電体薄膜112aの表面に金属薄膜を設けた場合、あるいは図6に示した第3実施例の変形例として、N⁺⁺型半導体層112-3が一様に電荷発生制御素子アレイ部に形成されている場合、もしくは図8に示した第4実施例において、上部電極膜112-13が設けられている場合において、これらの薄膜あるいは半導体層が充分な低抵抗値を有する場合は、必ずしも上部電極113を設ける必要はない。

20 【0051】次に、第5実施例について説明する。この実施例は、電荷発生部の電子放出部材を、突出した形状を有する金属あるいは半導体で形成するものである。図10は第5実施例の電荷発生部の断面構造を示す図で、110 は層間絶縁膜、111 は画素電極、117 はコーン形状を有する電界電子放出部材である。この電界電子放出部材117の構成材料としては、ランタンヘキサボライド (LaB_6)、CuBe、Ti、W等の金属材料、もしくはシリコン等の半導体材料が用いられる。この電界電子放出部材117はマイクロマシーンの製造工程を利用して形成される。また図示例では、このコーン形状の電界電子放出部材117は、各電荷発生制御素子に1個設けたものを示しているが、もちろん各素子に対して複数の電界電子放出部材117を形成してもよい。

30 【0052】このように構成した電荷発生部において、画素電極111に印加される電圧波形としては、図5、図7及び図9に示したような多様な波形を用いることができる。そして、各電荷発生制御素子が選択されて、画素電極111に駆動電位が印加されると、ドラム115に印加されている電位とで形成される電界により、コーン形状の電界電子放出部材117の突端部より、電界電子放出が生じ、電界電子放出部材117に対して正電位となっているドラム115に向かって、電子がドリフトメカニズムにより移送される。選択されていない他の電荷発生制御素子の電界電子放出部材117は、フローティング状態にあるため、電界電子放出は生じない。

40 【0053】この実施例においては、第2～第4実施例に比べ、構造が簡単のため、製造方法も簡略化可能となり、安価な電荷発生器が作成可能となる。

50 【0054】次に、第6実施例について説明する。上記

第1～第5実施例においては、静電像形成装置への応用を念頭において本発明に係る電荷発生器の実施例を説明してきたが、もちろん本発明に係る電荷発生器の応用としては、静電像形成装置以外にも多様な応用が考えられる。他の応用の一例としては、フラットパネルディスプレイが挙げられる。図1に示した第1実施例の電荷発生器においては、静電像形成装置への応用を念頭において、誘電性ドラム115を電荷発生器に対向して配置したものを示したが、本発明に係る電荷発生器をフラットパネルディスプレイに应用する場合には、図1において誘電性ドラム115を配置した位置に、電子等の荷電粒子の照射により青～赤の可視光を発光する蛍光材料薄膜が形成された蛍光板を配置することになる。このように蛍光板を配置した場合、発光は電荷発生器とは逆の方向に向かって放射される。また蛍光板と電荷発生器との間隙部の雰囲気は、大気圧以下の気圧を有するヘリウム、ネオン、アルゴン等のガス雰囲気、あるいは真空状態とする。

【0055】このように構成したフラットパネルディスプレイにおいては、電荷発生制御素子から時系列的に放射される荷電粒子が蛍光板に照射され、蛍光板から電荷発生制御素子とは反対方向に可視光の発生が生じる。電荷発生制御素子を2次元的に配列することによりディスプレイが形成される。以上述べたように、本発明に係る電荷発生器は、静電像形成装置への応用の他に、多くの装置への応用が可能である。

【0056】

【発明の効果】以上実施例に基づいて説明したように、請求項1記載の発明によれば、膜厚の優れた電子放出部材を備え、且つ各電荷発生制御素子間の特性のばらつきが低減されて再生画質を大幅に向上させた電荷発生器を実現することができる。また請求項2～5記載の各発明によれば、電子又は電荷の放出特性を大幅に向上させた電荷発生器を実現することができる。また請求項6記載の発明によれば、周辺回路を電荷発生制御素子と一体化された安価で信頼性の優れた電荷発生器を実現することができる。また請求項7及び8記載の発明によれば、請求項1～6記載の優れた特性をもつ電荷発生器を備えた静電像形成装置及びフラットパネルディスプレイを実現することができる。

【図面の簡単な説明】

【図1】本発明に係る電荷発生器の第1実施例を示す断面構造図である。

【図2】図1に示した第1実施例の電荷発生部の上方より見た平面図である。

【図3】第1実施例の電荷発生器の構成を示す回路構成図である。

【図4】第2実施例の要部を示す断面構造図である。

【図5】第2実施例の電荷発生器の駆動電圧波形を示す図である。

【図6】第3実施例の要部を示す断面構造図である。

【図7】第3実施例の電荷発生器の駆動電圧波形を示す図である。

【図8】第4実施例の要部を示す断面構造図である。

【図9】第4実施例の電荷発生器の駆動電圧波形を示す図である。

10 【図10】第5実施例の要部を示す断面構造図である。

【図11】先に提案した静電像形成装置の単一の電荷発生制御素子の断面構造図である。

【図12】図11に示した電荷発生制御素子を複数個2次元状に配列してなる電荷発生器の平面構造を示す概略図である。

【図13】図11及び図12に示した電荷発生器を駆動するための各部の駆動波形を示す図である。

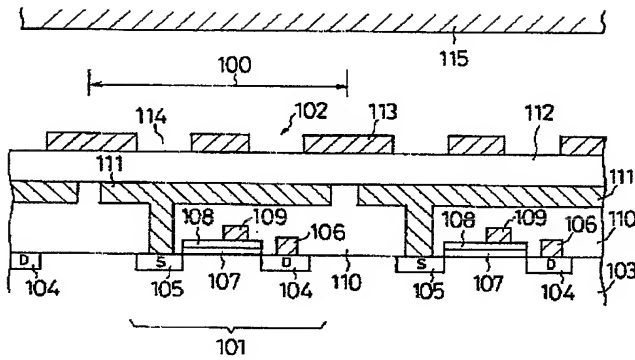
【図14】フィンガー電極の平面形状例を示す図である。

20 【図15】図11に示した電荷発生制御素子の製造方法を説明するための製造工程図である。

【符号の説明】

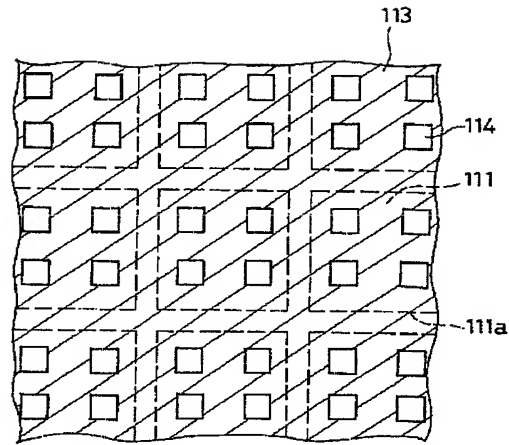
- 100 電荷発生制御素子
- 101 画素スイッチングトランジスタ
- 102 電荷発生部
- 103 半導体基板
- 104 ドレイン部
- 105 ソース部
- 106 ドレイン配線
- 107 ゲート絶縁膜
- 30 108 ゲート電極
- 109 ゲート配線
- 110 層間絶縁膜
- 111 画素電極
- 112 電子放出部材
- 113 上部電極
- 114 電子放出孔
- 115 誘電性ドラム
- 116 絶縁部
- 117 電界電子放出部材
- 40 112a 強誘電体薄膜
- 112-1 P型半導体層
- 112-2 P⁺型半導体層
- 112-3 N⁺⁺型半導体層
- 112-11 Ta₂O₅
- 112-12 ZnS膜
- 112-13 Au上部電極膜

【図 1】



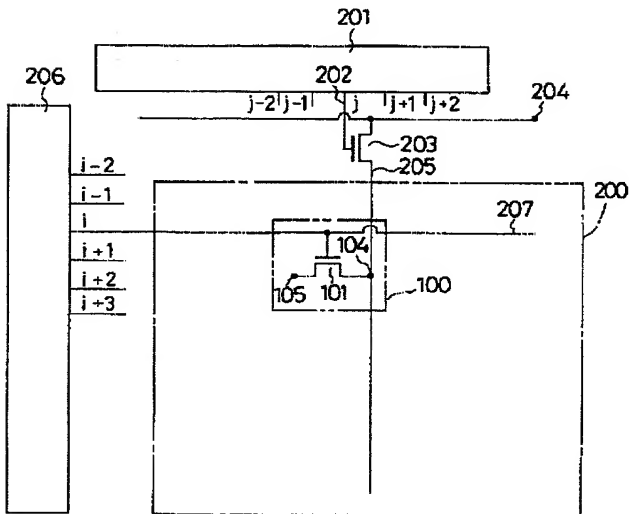
- | | |
|---------------|-------------|
| 100: 電荷発生制御素子 | 108: ゲート電極 |
| 101: 画素スイッチング | 109: ゲート配線 |
| トランジスタ | 110: 層間絶縁膜 |
| 102: 電荷発生部 | 111: 画素電極 |
| 103: 半導体基板 | 112: 電子放出部材 |
| 104: ドレイン部 | 113: 上部電極 |
| 105: ソース部 | 114: 電子放出孔 |
| 106: ドレイン配線 | 115: ドラム |
| 107: ゲート絶縁膜 | |

【図 2】



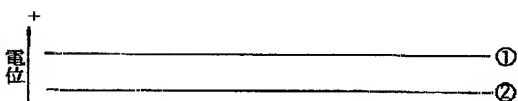
- | |
|-------------|
| 111: 画素電極 |
| 111a: 画素電極端 |
| 113: 上部電極 |
| 114: 電子放出孔 |

【図 3】

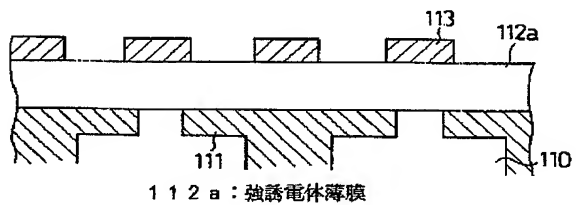


- | |
|-------------------|
| 200: 電荷発生制御素子アレイ部 |
| 201: H スキャナ |
| 202: スイッチ選択線 |
| 203: スイッチングトランジスタ |
| 204: ドライブ電圧印加端子 |
| 205: ドレインライン |
| 206: V スキャナ |
| 207: ゲート選択線 |

【図 7】

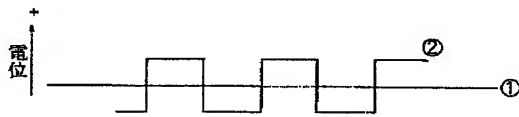


【図 4】

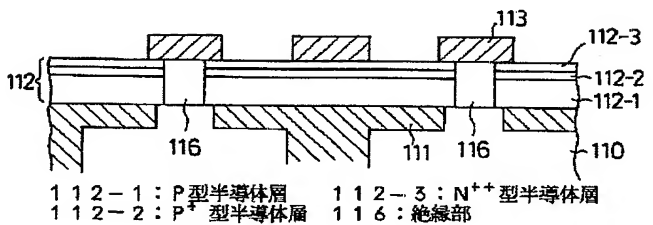


112a: 独誘電体薄膜

【図 5】

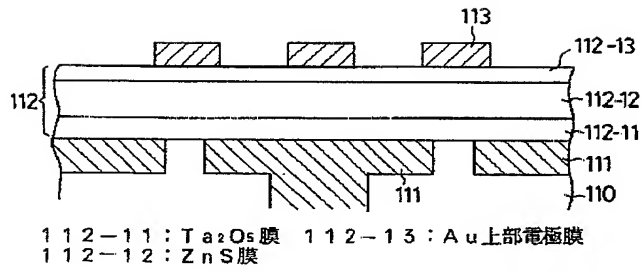


【図 6】

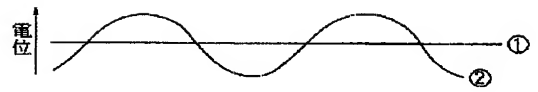


- | | |
|-----------------------------|------------------------------|
| 112-1: P型半導体層 | 112-3: N ⁺⁺ 型半導体層 |
| 112-2: P ⁺ 型半導体層 | 116: 絶縁部 |

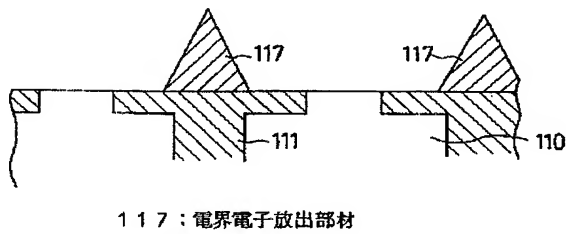
【図8】



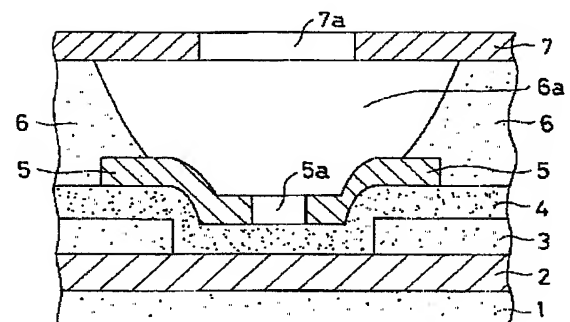
【図9】



【図10】

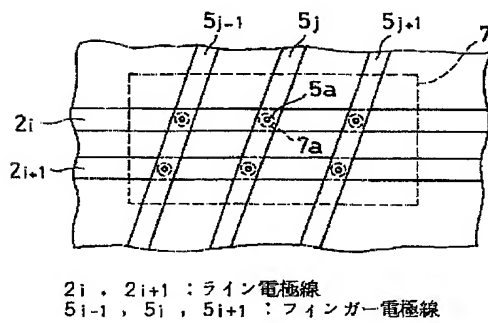


【図11】

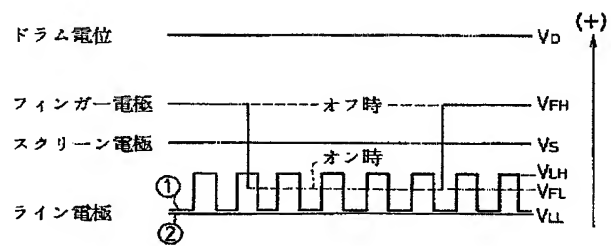


- | | |
|------------|-------------|
| 1 : 絶縁基板 | 5 : フィンガー電極 |
| 2 : ライン電極 | 5a : フィンガー孔 |
| 3 : 第1の絶縁膜 | 6 : 第2の絶縁膜 |
| 4 : 強誘電体薄膜 | 7 : スクリーン電極 |
| | 7a : スクリーン孔 |

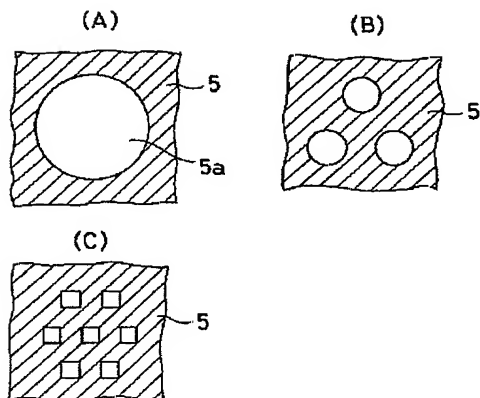
【図12】



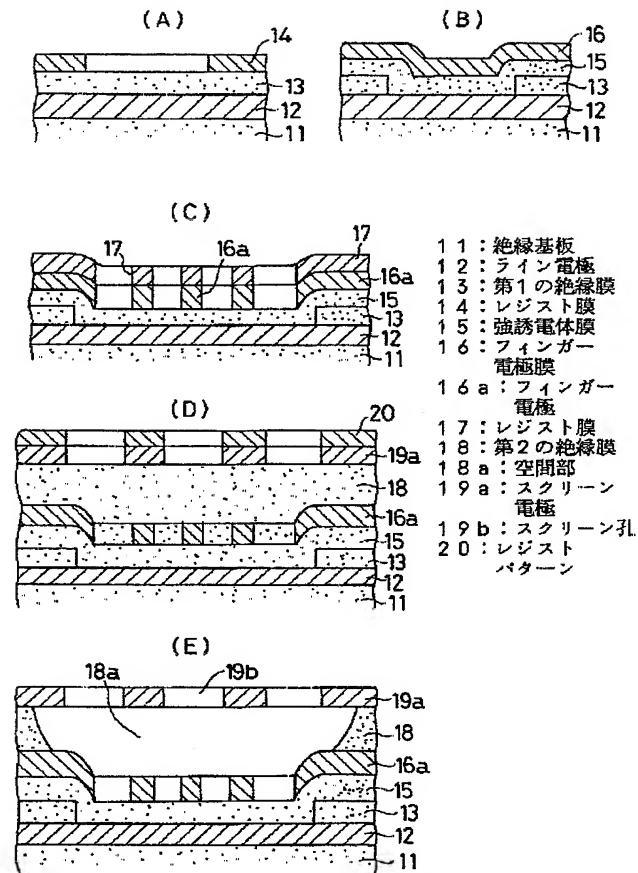
【図13】



【図14】



【図15】



フロントページの続き

(51) Int. Cl.⁶

B 4 1 J 2/45

2/455

識別記号

庁内整理番号

F I

技術表示箇所

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The charge generator characterized by forming a charge generating control section in the lower part of a component while forming the charge generating section equipped with the electron emission member of said charge generating controlling element in the outermost surface of a component in the charge generator which arranged the charge generating controlling element which has the function which emits an electron or a charge-dimensional [1] or in the shape of two-dimensional, and formed it into atmospheric air or a vacuum.

[Claim 2] The electron emission member of said charge generating section is a charge generator according to claim 1 characterized by consisting of ferroelectric ingredients.

[Claim 3] The electron emission member of said charge generating section is a charge generator according to claim 1 characterized by consisting of semi-conductor layers which have P-N junction.

[Claim 4] The electron emission member of said charge generating section is a charge generator according to claim 1 characterized by consisting of electroluminescent ingredients.

[Claim 5] The electron emission member of said charge generating section is a charge generator according to claim 1 characterized by consisting of the metals or the semi-conductor sections which have a cone configuration.

[Claim 6] The charge generator characterized by forming the circumference circuit for driving said charge generating controlling element on the same chip as this charge generating controlling element in a charge generator given in any 1 term of said claims 1-5.

[Claim 7] Electrostatic image formation equipment characterized by consisting of dielectric drums which countered a charge generator and this charge generator given in any 1 term of said claims 1-6, and have been arranged.

[Claim 8] The flat-panel display characterized by consisting of fluorescent screen which countered a charge generator and this charge generator given in any 1 term of said claims 1-6, and has been arranged.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the charge generator used for electrostatic image formation equipment, a flat-panel display, etc.

[0002]

[Description of the Prior Art] Although various proposals were conventionally made about the approach of forming the latent image by electrostatic charge on a dielectric record object by the principle transports a charge on a direct dielectric record object, and it is made DEPOJISSEON [the principle], this artificer proposed the method using the electron emission from a ferroelectric in Japanese Patent Application No. No. 176211 [six to] previously.

[0003] Next, the electrostatic image formation equipment proposed by the above-mentioned patent application is explained. Drawing 11 is drawing showing the cross-section structure of the charge generating controlling element of the piece of the charge generator for electrostatic image formation equipments. In drawing 11, 1 is the insulating substrate which consists of a quartz (glass), and 2 is the Rhine electrode which consists of a metal formed on this substrate 1. 3 is the 1st insulator layer which consists of silicon oxide etc., and 4 is the ferroelectric thin film formed in some Rhine electrodes 2 and the upper part of the 1st insulator layer 3. 5 is the finger electrode which consists of a metal, and equips the core with finger hole 5a used as the charge generation section. 6 is the 2nd insulator layer which consists of polyimide etc., and equips the core with pore 6a for charge passage. 7 is the screen electrode which consists of a metal, and equips the core with screen hole 7a for charge control. The 1st insulator layer 3 of the above is formed between finger electrodes 5 other than finger hole 5a used as the charge generation section, and its near, and the Rhine electrode 2, and achieves the duty of keeping the insulation between two electrodes electric, or reducing the capacity between two electrodes. In this example of a configuration, although the 1st insulator layer 3 shows what was formed in right above [of the Rhine electrode 2], of course, it may form this 1st insulator layer 3 directly under the finger electrode 5.

[0004] It is Rhine electrode line 2i which drawing 12 was drawing showing the flat-surface configuration of the charge generator of the electrostatic image formation equipment which has arranged two or more charge generating controlling elements of a configuration of having been shown in drawing 11 two-dimensional, and the Rhine electrode of each charge generating controlling element was connected to the line in the direction of a line (width), and was formed-like in parallel, and 2i+1. It constitutes. On the other hand, it connects with a line in the direction of a train (length), and the finger electrode of each charge generating controlling element is said Rhine electrode line 2i and 2i+1. Finger electrode line 5j-1 formed-like in parallel with the gestalt which crosses aslant, 5j, and 5j+1 It constitutes. The screen electrode 7 most located in the upper part is extensively formed in common to each charge generating controlling element on cross-section structure. And screen hole 7a is Rhine electrode line 2i and 2i+1. Finger electrode line 5j-1, 5j, and 5j+1 It is formed in the crossing part and finger hole 5a is formed under the screen hole 7a.

[0005] Drawing 13 is drawing showing the drive wave of each part for driving the electrostatic image formation equipment shown in drawing 11 and drawing 12. First, potential VD of the drum on which an electrostatic image is formed It receives and is the screen electrode potential VS. It has negative potential fixed in DC. On the other hand, two potentials VFH and VFL from which level differs are impressed to a

finger electrode in AC or in pulse. When two potentials VLH and VLL from which level differs are impressed to the Rhine electrode in AC or in pulse and it does not make it generate a charge as ** shows, in making a charge generate, as ** shows, DC-potential is impressed to it. the height relation of each potential -- more -- forward -- if potential order shows, they are VD, and VFH, VLH, VFL and VLL. Moreover, the height relation about potential called VFH>VS >VFL also exists.

[0006] Next, actuation of the charge generator shown in drawing 12 is explained. First, Rhine electrode line 2i whose AC potential shown by ** in drawing 13 is the i-th when the Rhine electrode of the charge generating controlling element of the i-th line goes into operating state It is impressed, and the fixed potential of VLL shown by ** in drawing 13 is impressed to the other Rhine electrode lines, or it is made floating. By changing into the impression condition of such potential, an electron is generated in finger hole 5a of each Rhine electrode 2 on Rhine electrode line 2i.

[0007] And i-th Rhine electrode line 2i Each finger electrode is chosen for each upper Rhine electrode 2 one by one into operating state. Namely, i-th Rhine electrode line 2i It is j-th finger electrode line 5j which corresponds to extract an electron from upper j-th screen hole 7a. Screen electrode potential VS The low potential VFL is impressed. The electron generated in finger hole 5a moves in the direction of the screen electrode 7 with which forward potential was impressed from the finger electrode 5, and is extracted from screen hole 7a by impression of this potential VFL. On the contrary, the corresponding finger electrode line should just hold the same condition as other finger electrode lines which are impressing potential VFH to extract an electron from screen hole 7a.

[0008] In addition, although actuation of a charge generating controlling element is usually performed in atmospheric air, it becomes possible during actuation of a component to aim at improvement in the dependability of a component, or endurance by controlling an ambient atmosphere at least. As a suitable ambient atmosphere, nitrogen (N₂) 100 % or argon (90%) +2 carbon monoxide (10%) is mentioned, for example.

[0009] Moreover, the above-mentioned example of a configuration showed what was used as the single hole, as the finger hole formed in a finger electrode was shown in (A) of drawing 14, but a finger hole can also be made into the multi-hole structure which consists of two or more holes as shown in (B) of drawing 14, and (C). Improvement in the amount of generating charges can be aimed at by making a finger hole into multi-hole structure in this way.

[0010] Next, the manufacture approach of the charge generating controlling element of such a configuration is based and explained in the production process Fig. of drawing 15. As first shown in (A) of drawing 15, the insulating substrate 11 which consists of a quartz (glass) etc. is prepared, and patterning formation of the Rhine electrode 12 is carried out on this substrate 11. As an ingredient of the Rhine electrode 12, the metal of gold and golden-palladium, silver, or a palladium system etc. is used other than platinum. Moreover, this Rhine electrode 12 may make a lower layer low resistance metal membranes, such as aluminum, and may constitute it from double layer metal membrane structure which comes to form metal membranes, such as a metal of platinum, gold, and golden-palladium, silver, or a palladium system, in that upper part. The Rhine electrode 12 is formed before and after 1 micron in thickness of manufacture processes, such as a spatter or a vacuum deposition method.

[0011] Thus, the Rhine electrode 12 is formed, and after carrying out patterning formation, the 1st insulator layer 13 which consists of silicon oxide or silicon nitride is formed by production processes, such as plasma CVD (Plasma Chemical Vapor Deposition). The viewpoint of electric pressure-proofing to about 2 microns are enough as the thickness of this 1st insulator layer 13. After forming the 1st insulator layer 13, in order to remove the 1st insulator layer 13 of a part in which a finger hole is formed, patterning formation of the resist film 14 is carried out by the photolithography method.

[0012] Next, after using the resist film 14 as a mask, removing the 1st insulator layer 13 alternatively, and removing the resist film 14 continuously, as shown in (B) of drawing 15, the ferroelectric film 15 is formed. as an ingredient of the ferroelectric film, it is called PLZT which added the lanthanum (La), and a certain ** Y1 to PZT (titanic-acid lead zirconate) and PZT -- a thing -- ** -- *****. this ferroelectric film -- an organic metal CVD (MOCVD) -- membranes are formed according to processes, such as law, -- having -- that thickness -- the driver voltage for charge generating -- dozens -- in order to decrease or less to V, thin film formation is carried out at about 1-10 microns.

[0013] Subsequently, the finger electrode layer 16 is formed on the ferroelectric film 15. As an ingredient of the finger electrode layer 16, the metal of gold and golden-palladium, silver, or a palladium system etc. is used other than platinum. Moreover, this finger electrode layer 16 is good also as double layer metal membrane structure which made the upper layer low resistance metal membranes, such as aluminum, molybdenum, or titanium, and formed metal membranes, such as a metal of platinum, gold, and golden-palladium, silver, or a palladium system, in that lower part. This finger electrode layer 16 is formed of manufacture processes, such as a spatter or a vacuum deposition method, and that thickness is around 1 micron.

[0014] After forming the finger electrode layer 16 as mentioned above, as shown in (C) of drawing 15, patterning formation of the resist film 17 is carried out by the photolithography method for patterning formation of a finger electrode. And the resist film 17 is used as a mask, the finger electrode layer 16 of an unnecessary part is alternatively removed by dry etching or the wet etching method, and finger electrode 16a is formed.

[0015] Next, as shown in (D) of drawing 15 after removal of the resist film 17, the 2nd insulator layer 18 is formed by the applying methods, such as a spin coat method, on finger electrode 16a. As an ingredient of this 2nd insulator layer 18, polyimide or a resist is suitable and that thickness is 10-100. The range of a micron is desirable. Then, a spatter or vacuum evaporation technique is used on the 2nd insulator layer 18, and single-level-metal film, such as molybdenum, titanium, titanium nitride, or aluminum, or the double layer metal membrane which consists of these ingredients is formed. Then, it forms in the field of a request of the resist pattern 20 for carrying out patterning of the screen electrode by the photolithography method, then patterning formation of the screen electrode 19a is carried out using the dry etching method or the wet etching method. About 1 micron is enough as the thickness of this screen electrode 19a.

[0016] Subsequently, as shown in (E) of drawing 15, by using screen electrode 19a etc. as a mask, by the dry etching method using the oxygen plasma, or the wet etching method in a drug solution, only the 2nd insulator layer 18 is removed alternatively and space section 18a for charge passage is formed in the lower part of screen hole 19b. Thereby, a charge generating controlling element is obtained.

[0017] Thus, it sets to the manufactured charge generating controlling element. By making both finger electrode 16a and screen electrode 19a into multi-hole structure Since the diameter of each hole of multi-hole structure becomes small compared with the diameter of the hole of single hole structure by being able to aim at improvement in the amount of generating charges, and making a screen electrode into multi-hole structure as stated previously, It becomes possible to reduce the control voltage which controls the amount of charges emitted in the direction of a drum.

[0018]

[Problem(s) to be Solved by the Invention] By the way, there are the following troubles in the charge generator for electrostatic image formation equipments which was shown in drawing 11 and which was proposed previously. Namely, the electrode layer for forming the finger electrode 5, after forming the ferroelectric thin film 4, The membrane formation process of each film of the electrode layer for forming the 2nd insulator layer 6 and the screen electrode 7, Heat [in / many processes, such as an etching process of each film, are required for a list and / each membrane formation process], Also by degradation of this ferroelectric thin film by stress etc. being applied to the ferroelectric thin film 4 arising, and being exposed to the heat in each etching process, and the plasma still more nearly similarly, there is a trouble that the membranous quality of the ferroelectric thin film 4 deteriorates, and these troubles caused [of the yield] a fall.

[0019] Furthermore, structurally, since the finger electrode 5, the 2nd insulator layer 6, and the screen electrode 7 are formed on the ferroelectric thin film 4, dispersion in thickness has also conceived the trouble of producing degradation of the image quality of a playback image, in the alignment gap between these, or the dimension list.

[0020] This invention is what was made in order to cancel the above-mentioned trouble of the charge generator for electrostatic image formation equipments proposed previously. Invention according to claim 1 While reducing degradation of the configuration member of the charge generating section of a charge generating controlling element It is a thing aiming at offering the possible charge generator of raising the image quality of a playback image. Moreover, each invention according to claim 2 to 5 It aims at offering

the charge generator which was excellent in the charge emission characteristic. Moreover, invention according to claim 6 It aims at offering the electrostatic image formation equipment and the flat-panel display with which invention of claim 7 and eight publications used the charge generator given [above-mentioned / each] in a claim for the purpose of offering a cheap charge generator, respectively.

[0021]

[Means for Solving the Problem and its Function] In order to solve the above-mentioned trouble, invention according to claim 1 forms and constitutes a charge generating control section in the lower part of a component in the charge generator which arranged the charge generating controlling element which has the function which emits an electron or a charge-dimensional [1] or in the shape of two-dimensional, and formed it into atmospheric air or a vacuum while forming the charge generating section equipped with the electron-emission member of said charge generating controlling element in the outermost surface of a component.

[0022] Thus, by forming the charge generating section of a charge generating controlling element in the outermost surface of a component, degradation of the electron emission member which constitutes the charge generating section of the manufacture process of a charge generator formation by the final process is almost attained and according to the production process of a charge generator can stop the charge generating section to the minimum. Furthermore, since a charge generating control section is formed in the lower part, the surface configuration of the charge generating section is simplified remarkably, and dispersion in the property between charge generating controlling elements is reduced sharply, and can raise the image quality of a playback image.

[0023] Invention according to claim 2 constitutes the electron emission member of the charge generating section from a ferroelectric ingredient in a charge generator according to claim 1. Moreover, invention according to claim 3 Similarly the electron emission member of the charge generating section is constituted from a semi-conductor layer which has P-N junction. Invention according to claim 4 Constituting the electron emission member of the charge generating section from an electroluminescent ingredient similarly, similarly invention according to claim 5 constitutes the electron emission member of the charge generating section from the metal or the semi-conductor section which has a cone configuration. Thereby, the charge generator whose emission characteristic of an electron or a charge improved sharply is realizable.

[0024] Moreover, invention according to claim 6 forms the circumference circuit for driving said charge generating controlling element on the same chip as this charge generating controlling element in a charge generator given in any 1 term of said claims 1-5. The cheap charge generator by which the circumference circuit was united with the charge generating controlling element by this is obtained.

[0025] Moreover, invention according to claim 7 constitutes electrostatic image formation equipment from a dielectric drum which countered a charge generator and this charge generator given in any 1 term of said claims 1-6, and has been arranged, and a flat-panel display consists of fluorescent screen which invention according to claim 8 countered a charge generator and this charge generator given in any 1 term of said claims 1-6, and has been arranged. Thereby, electrostatic image formation equipment and a flat-panel display equipped with the description of the charge generator of above-mentioned claims 1-6 are realizable.

[0026]

[Example] Next, an example is explained. Drawing 1 is cross-section structural drawing showing the 1st example of the charge generator for electrostatic image formation equipments concerning this invention. It sets to drawing 1 and is 100. One charge generating controlling element which constitutes each pixel of a charge generator is shown, and it is this charge generating controlling element 100. Pixel switching transistor 101 which constitutes a charge generating control section Charge generating section 102 It is constituted. Pixel switching transistor 101 Semi-conductor substrate 103 It is formed in inside and is the semi-conductor substrate 103. If it carries out, a single crystal silicon substrate, the polycrystal silicon substrate formed on the glass (quartz) plate, a microcrystal silicon substrate, or an amorphous silicon substrate is used. The substrate which consists of semi-conductor elements other than silicon, of course can also be used. For example, when the substrate which consists of a polycrystalline silicon layer formed on the glass plate as a substrate is used, it is the pixel switching transistor 101. It is set to TFT (Thin Film Transistor) well known for the liquid crystal display component.

[0027] 104 ***** substrate 103 The drain section and 105 which have an opposite conductivity type The

source section and 106 Drain section 104 Connected drain wiring and 107 Gate dielectric film and 108 are a gate electrode and 109. Gate electrode 108 It is gate wiring which maintained ohmic contact. Thus, formed pixel switching transistor 101 MOSFET is constituted. Although there are two kinds of MOSFETs, P channel type and N channel type, the thing of which type may be used in this example. Moreover, as a pixel switching transistor, an NPN mold or an PNP mold bipolar transistor may be used.

[0028] Moreover, 110 Pixel switching transistor 101 It is the interlayer insulation film formed in the upper part, and diacid-ized silicon (SiO_2) or an SiN film is used as the formation ingredient. 111 With a ***** electrode, the location of the front face is an interlayer insulation film 110 mostly. It is equal to a front face and is the pixel electrode 111. As a formation ingredient, the ingredient of metal systems, such as aluminum, titanium, chromium, and palladium, is used. Moreover, this pixel electrode 111 It is the pixel switching transistor 101 as illustrated. Source section 105 Ohmic contact is taken. 112 ***** electrode 111 And exposed interlayer insulation film 110 It is the electron emission member formed upwards. A configuration is explained to the concrete ingredient list of this electron emission member in the 2nd described below - the 5th example at a detail. 113 ***** member 112 With the up electrode by which patterning formation was carried out on the front face, it is 114. Up electrode 113 It is opening formed in inside and the electron emission hole is constituted.

[0029] Thus, constituted charge generating controlling element 100 Although explained to a detail later, it is the pixel switching transistor 101. It will be in an ON state and is the pixel electrode 111. When the drive potential for electron emission is impressed, it is the electron emission hole 114. An electron is emitted. The description in this example is the charge generating section 102. Pixel switching transistor 101 formed in the lower part Electron emission member 112 of the charge generating section 102 currently formed in the outermost surface of switching An electron is emitted and it is the electron emission hole 114. An electron is emitted into atmospheric air or a vacuum. thus, constituted charge generating controlling element 100 from - the case where the becoming charge generator is used as a charge generator of a printer -- the upper part -- dielectric drum 115 It will be located.

[0030] Drawing 2 is the charge generating section 102 of the charge generator of the 1st example. It is the top view seen from the upper part. As this example shows to drawing 2, it is the charge generating controlling element 100. Although arranged in the shape of two-dimensional, of course, it can arrange to one dimension in the shape of Rhine, and a charge generator can also be constituted. pixel electrode 111 of the charge generating controlling element of each [part / which was shown by the dotted line in drawing 2] it is -- 111a -- pixel electrode 111 The edge is shown. Pixel electrode 111 It has structure isolated for every charge generating controlling element. Up electrode 113 It is the electron emission member 112 to the upper part of the pixel electrode 111. It is made to intervene, is formed [all / pixel], and is each pixel electrode 111. It is the electron emission hole (opening) 114 upwards. It is formed. It sets in this example and they are four electron emission holes 114 to 1 pixel. Although what it had is shown, it is the electron emission hole 114. A number and arrangement can take various gestalten besides the example of illustration.

[0031] Drawing 3 is the circuitry Fig. showing the configuration of a charge generator. It sets to drawing 3 and is 200. Charge generating controlling element 100 It arranges in the shape of two-dimensional, and is the constituted charge generating controlling element array section. At this example, it is the charge generating controlling element 100. Although what was arranged in the shape of two-dimensional is shown, as drawing 2 was explained, the configuration arranged in the shape of Rhine can also be taken. 201 It is the scanner of the direction of H which consisted of ** MOSFET or a bipolar transistor, and these H scanners are many switch selection lines 202. It minds and is each switching transistor 203. The signal which decides it to be the gates selection / to un-choose is impressed. In addition, at this example of illustration, it is a switching transistor 203. Although it carries out and the thing using MOSFET is shown, it is a switching transistor 203. When it carries out and a bipolar transistor is used, it is the switch selection line 202. It connects with the base of a bipolar transistor. 204 ** switching transistor 203 It is the drive electrical-potential-difference impression terminal for electron emission connected to the end (source). moreover, switching transistor 203 the other end (drain) -- drain line 205 it connects -- having -- ***** -- this drain line 205 ***** -- charge generating controlling element 100 arranged in the direction of a train Pixel switching transistor 101 The drain section 104 It connects in common.

[0032] 206 Charge generating controlling element 100 arranged by the line writing direction with the

scanner of the direction of ** V Pixel switching transistor 101 Gate selection line 207 connected common to the gate It has the operation to drive.

[0033] Next, actuation of the charge generator constituted in this way is explained. V scanner 206 i-th gate selection line 207 Charge generating controlling element 100 arranged by the i-th when the selection pulse was impressed Pixel switching transistor 101 It is turned on. It sets in this condition and is the H scanner 201. j-th switch selection line 202 It minds and is a switching transistor 203. When a selection pulse is impressed to the gate, it is the drive electrical-potential-difference impression terminal 204. j-th drain line 205 It will be in an integrated state electrically and is this drain line 205. Pixel switching transistor 101 connected Drain section 104 A drive electrical potential difference is impressed. Consequently, pixel switching transistor 101 used as an ON state Source section 105 A drive electrical potential difference spreads and an electron is emitted from the electron emission hole (not shown) of an address (i, j).

[0034] one by one -- H scanner 201 j, j+1, and switching transistor 203 of eye watch the scan turned on carries out -- having -- charge generating controlling element 100 of the i-th line from -- an electron is emitted one by one and the electron emission from the charge generating controlling element of the i-th line is completed after that. After the electron emission from the charge generating controlling element of the i-th line is completed, actuation of a charge generating controlling element group of the j+1st line begins in the same mode.

[0035] Although the above is the principle of operation of the charge generator shown in drawing 3 It sets to the above-mentioned explanation and is the i-th gate selection line 207. It sets in the condition of having been chosen and is the H scanner 201. It is a switching transistor 203 one by one. Although the method which operates was shown so that it might be scanned Of course, it is the gate selection line 207 of each line. It sets at the time of selection and is a switching transistor 203 to coincidence in juxtaposition. You may constitute so that on-off control of the group may be put in block and carried out.

[0036] Moreover, when a charge generating controlling element is arranged to one dimension in the shape of Rhine and the charge generating controlling element array section is constituted, they are the V scanner 206 and the gate selection line 207. Pixel switching transistor [in / it becomes unnecessary, therefore / each charge generating controlling element] 101 It becomes unnecessary. That is, it is the drain line 205 in this case. By being directly linked with the pixel electrode 111 of drawing 1 , it is the charge generating controlling element array section 200. It is simplified remarkably and the large contraction of a pixel pitch of a configuration is attained.

[0037] Moreover, it sets in the charge generator shown in drawing 3 , and is a switching transistor 203 to the H scanner 201, the V scanner 206, and a list. Charge generating controlling element array section 200 The configuration formed on the same chip, and the charge generating controlling element array section 200 Either of a configuration of forming on another chip is employable.

[0038] however, the charge generating controlling element array section 200 Charge generating controlling element 100 which constitutes each pixel when arranged two-dimensional Pixel switching transistor 101 since it is needed -- V scanner 206 etc. -- a circumference circuit -- the charge generating controlling element array section 200 To form on the same chip is more desirable. On the other hand, it is the charge generating controlling element 100. When arranged in the shape of Rhine, it is the charge generating controlling element 100. It is the pixel switching transistor 101 to inside. Since it is unnecessary, any are sufficient as on-chip-izing or the formation of an off chip of a circumference circuit.

[0039] In the 1st example of the above, since the charge generating section of a charge generating controlling element was formed in the outermost surface of a component, the formation process of the charge generating section also turns into a final process of a production process, and formation of the stable charge generating section is attained compared with the charge generating controlling element proposed conventionally or previously. Moreover, since the structure turns into the same structure as a semiconductor device, it has the advantage whose manufacture is attained at a process almost equal to the production process of a semiconductor device.

[0040] Next, the 2nd - the 5th example are explained. These examples are doubled and explained also about the drive approach about the concrete configuration of the charge generating section of a charge generating controlling element. Drawing 4 is drawing showing the cross-section structure of the charge generating section of the 2nd example. This example forms an electron emission member with a ferroelectric. Setting to

drawing 4, 110 is an interlayer insulation film and 111. A pixel electrode and 112a are a ferroelectric thin film and 113. It is an up electrode and PZT, PLZT, or the ingredient called Y1 is mentioned as an ingredient of ferroelectric thin film 112a. And as thickness of this ferroelectric thin film 112a, the thickness of several micrometers - dozens of micrometers is suitable.

[0041] Next, it sets in this example and is the drive electrical-potential-difference impression terminal 204 of drawing 3. The voltage waveform 101 currently impressed, i.e., a pixel switching transistor, It sets to an ON state and is the pixel electrode 111. The voltage waveform impressed is explained based on drawing 5. Setting to drawing 5, ** is the up electrode 113. It is the drum 115 which is DC potential currently impressed and showed this DC potential to drawing 1. It receives and is set as the negative potential of hundreds V. ** Pixel electrode 111 in a charge emission condition It is the potential impressed, and ** carries out DC potential pair and it has pulse potential of positive/negative. The amplitude of this pulse potential is several 10V. And pixel electrode 111 An electron is emitted from the front face of ferroelectric thin film 112a during the period when pulse potential ** impressed just becomes from DC potential **.

[0042] In the 2nd example of the above-mentioned configuration, it has the advantage from which it is low driver voltage, and emission of a big charge group is attained by using the ferroelectric thin film as an electron emission member.

[0043] in addition, this example -- setting -- pixel electrode 111 Up electrode 113 in order to improve insulation -- lower part side 111 of ferroelectric thin film 112a, i.e., a pixel electrode, a side -- several 10-SiO₂ which has the thickness of hundreds of Å etc. -- the becoming insulator layer may be made to intervene Furthermore, the dozens of Å metal thin film whose tunneling emission is attained is made to be placed between the upper part sides of ferroelectric thin film 112a, the electrical potential difference built at ferroelectric thin film 112a can be made into homogeneity, and the configuration it was made to raise electron emission effectiveness can also be taken.

[0044] Next, the 3rd example is explained based on drawing 6. This example forms the electron emission member which constitutes the charge generating section with a semi-conductor. Drawing 6 shows the cross-section structure of the charge generating section, and is 110. An interlayer insulation film and 111 A pixel electrode and 113 It is an up electrode. Electron emission member 112 The P-type semiconductor layer 112-1 and P+ formed in the upper part It consists of a mold semi-conductor layer 112-2 and an N++ mold semi-conductor layer 112-3 further formed in the upper part. These P-type semiconductor layers 112-1 and P+ As an ingredient of the mold semi-conductor layer 112-2 and the N++ mold semi-conductor layer 112-3, single crystal silicon, polycrystalline silicon, or an amorphous silicon is mentioned. For the thickness and concentration of each semi-conductor layer, the P-type semiconductor layer 112-1 is 10¹⁴-10¹⁶cm⁻³ and P+ at thousands of Å - several micrometers. 10¹⁶-10¹⁸cm⁻³ and the N++ mold semi-conductor layer 112-3 are set for the mold semi-conductor layer 112-2 about [10¹⁹-10²⁰cm⁻³] to three by dozens of Å - hundreds of Å by hundreds of Å. 116 SiO₂ which has the electric isolation operation formed for every **** charge generating controlling element etc. -- it is the becoming insulating section. However, this insulating section 116 When each semi-conductor layer which constitutes the electron emission member 112 is formed with an amorphous material, it is not necessarily required.

[0045] Next, pixel electrode [in / on this example and / in the pixel switching transistor of a charge generating controlling element / an ON state] 111 The drive voltage waveform impressed is explained based on drawing 7. Setting to drawing 7, ** is the up electrode 113. It is DC potential currently impressed. ** pixel electrode 111 in an electron emission condition the potential impressed -- it is -- DC potential ** -- receiving -- electronegative potential -- it is -- this pixel electrode potential ** -- DC potential ** -- receiving -- severalV- dozens -- it is V. In this bias condition, the P-type semiconductor layer 112-1 and the N++ mold semi-conductor layer 112-3 will be in a reverse bias condition, and it is P+. Avalanche breakdown arises by high electric field [near the field of the mold semi-conductor layer 112-2]. The hot electron produced by this avalanche breakdown is emitted outside from the front face of the N++ mold semi-conductor layer 112-3, and a charge (electron) is generated.

[0046] In this example, since the electron emission member which constitutes the charge generating section was formed with the semi-conductor, all the production processes of a charge generator have the description whose achievement is attained at a semi-conductor production process. Moreover, low-battery drive-ization whose drive is attained by dozens V is also attained, impression of the driver voltage of pulse shape

becomes unnecessary compared with the 2nd example further, and it has the description that the configuration of the generator made to generate driver voltage is simplified remarkably.

[0047] Next, the 4th example is explained. This example forms the electron emission member which constitutes the charge generating section with EL (Electro Luminescence) thin film. Drawing 8 is drawing showing the cross-section structure of the charge generating section of the 4th example, and is 110. An interlayer insulation film and 111 A pixel electrode and 113 It is an up electrode. Electron emission member 112 It is constituted by the tantalum oxide (Ta₂O₅) film 112-11 which has the thickness of 300 - 500 nm, the ZnS film 112-12 which has the thickness of about 500 nm formed in the upper part, and the up electrode layer 112-13 which consists of gold (Au) which has the thickness of about 10nm further formed in the upper part. About the ingredient of such an EL thin film, and electron emission actuation, it is the 592-595th volume [of application physics / 63rd] No. 6. Detailed explanation is made by the page (1994).

[0048] Next, pixel electrode [in / on this example and / in the pixel switching transistor of a charge generating controlling element / an ON state] 111 The drive voltage waveform impressed is explained based on drawing 9 . In drawing 9 , ** is DC potential currently impressed to the up electrode layer 112-13 which consists of an up electrode 113, i.e., gold. ** Pixel electrode 111 in an electron emission condition It is the potential impressed. In the bias condition that electronegative potential is impressed as pixel electrode potential ** to DC potential **, a hot electron is generated in the film of the ZnS film 112-12, tunneling of the up electrode layer 112-13 which consists of gold is carried out, and this hot electron is emitted outside. In addition, it is shown in said publication (application physics) that pulse shape as shown in drawing 5 is sufficient as the wave of drive potential ** impressed to the pixel electrode 111 shown in drawing 9 .

[0049] In this example, since EL thin film which has long history as an electron emission member of the charge generating section is used, it has the description whose creation of the stable charge generating section is attained.

[0050] In addition, in the above 2nd - the 4th example, it sets in the charge generating section, and is the up electrode 113 altogether. Although illustration explanation of the configuration which it has was given As a modification of the 2nd example shown in drawing 4 , when a metal thin film is prepared in the front face of ferroelectric thin film 112a, as a modification of the 3rd example shown in drawing 6 In the 4th example shown in drawing 8 when the N++ mold semi-conductor layer 112-3 was uniformly formed in the charge generating controlling element array section When the up electrode layer 112-13 is formed and these thin films or a semi-conductor layer has sufficient low resistance value, it is not necessary to necessarily form the up electrode 113.

[0051] Next, the 5th example is explained. This example is formed with the metal or semi-conductor which has the configuration where the electron emission member of the charge generating section was projected. Drawing 10 is drawing showing the cross-section structure of the charge generating section of the 5th example, and is 110. An interlayer insulation film and 111 A pixel electrode and 117 It is the field-electron-emission member which has a cone configuration. this field-electron-emission member 117 as a component -- lanthanum hexa -- a bora -- semiconductor materials, such as metallic materials, such as id (LaB₆), CuBe, and Ti, W, or silicon, are used. This field-electron-emission member 117 It is formed using the production process of a micro machine. Moreover, at the example of illustration, it is the field-electron-emission member 117 of this cone configuration. Although what was prepared in each one charge generating controlling element is shown, they are [as opposed to /, of course / each component] two or more field-electron-emission members 117. You may form.

[0052] Thus, it sets in the constituted charge generating section, and is the pixel electrode 111. As a voltage waveform impressed, various waves as shown in drawing 5 , drawing 7 R> 7, and drawing 9 can be used. And each charge generating controlling element is chosen and it is the pixel electrode 111. It is a drum 115 when drive potential is impressed. By the electric field formed with the potential currently impressed, it is the field-electron-emission member 117 of a cone configuration. Field electron emission arises from the tip section, and it is the field-electron-emission member 117. Drum 115 which receives and serves as forward potential It goes and an electron is transported according to a drift mechanism. Field-electron-emission member 117 of other charge generating controlling elements which are not chosen Since it is in floating, field electron emission is not produced.

[0053] In this example, compared with the 2nd - the 4th example, since structure is easy, simplification also

of the manufacture approach is attained and creation of a cheap charge generator is attained.

[0054] Next, the 6th example is explained. In the above 1st - the 5th example, although the example of the charge generator applied to this invention bearing in mind the application to electrostatic image formation equipment has been explained, as application of the charge generator applied to this invention, of course, application various besides electrostatic image formation equipment can be considered. A flat-panel display is mentioned as an example of other application. In the charge generator of the 1st example shown in drawing 1 , the application to electrostatic image formation equipment is borne in mind, and it is the dielectric drum 115. Although what countered the charge generator and has been arranged was shown In applying the charge generator concerning this invention to a flat-panel display, it sets to drawing 1 , and it is the dielectric drum 115. The fluorescent screen by which the fluorescence ingredient thin film which emits light in the light of blue - red by the exposure of charged particles, such as an electron, was formed in the arranged location will be arranged. Thus, when the fluorescent screen has been arranged, luminescence is emitted toward a direction contrary to a charge generator. Moreover, let the ambient atmospheres of the gap section of the fluorescent screen and a charge generator be gas ambient atmospheres, such as helium which has an atmospheric pressure below atmospheric pressure, neon, and an argon, or a vacua.

[0055] Thus, in the constituted flat-panel display, the charged particle serially emitted from a charge generating controlling element is irradiated by the fluorescent screen, and generating of the light arises from the fluorescent screen in an opposite direction with a charge generating controlling element. A display is formed by arranging a charge generating controlling element two-dimensional. As stated above, the application to many equipments other than the application to electrostatic image formation equipment is possible for the charge generator concerning this invention.

[0056]

[Effect of the Invention] As explained based on the example above, according to invention according to claim 1, the charge generator which has the electron emission member which was excellent in thickness, and dispersion in the property between each charge generating controlling element is reduced, and raised playback image quality sharply is realizable. Moreover, according to each invention according to claim 2 to 5, the charge generator which raised the emission characteristic of an electron or a charge sharply is realizable. Moreover, according to invention according to claim 6, the charge [which was united with the charge generating controlling element in the circumference circuit] generator which was cheap and was excellent in dependability is realizable. Moreover, according to invention claim 7 and given in eight, electrostatic image formation equipment and a flat-panel display equipped with the charge generator with the outstanding property according to claim 1 to 6 are realizable.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is cross-section structural drawing showing the 1st example of the charge generator concerning this invention.

[Drawing 2] It is the top view seen from the upper part of the charge generating section of the 1st example shown in drawing 1 .

[Drawing 3] It is the circuitry Fig. showing the configuration of the charge generator of the 1st example.

[Drawing 4] It is cross-section structural drawing showing the important section of the 2nd example.

[Drawing 5] It is drawing showing the driver voltage wave of the charge generator of the 2nd example.

[Drawing 6] It is cross-section structural drawing showing the important section of the 3rd example.

[Drawing 7] It is drawing showing the driver voltage wave of the charge generator of the 3rd example.

[Drawing 8] It is cross-section structural drawing showing the important section of the 4th example.

[Drawing 9] It is drawing showing the driver voltage wave of the charge generator of the 4th example.

[Drawing 10] It is cross-section structural drawing showing the important section of the 5th example.

[Drawing 11] It is cross-section structural drawing of the single charge generating controlling element of the electrostatic image formation equipment proposed previously.

[Drawing 12] It is the schematic diagram showing the planar structure of the charge generator which comes to arrange two or more charge generating controlling elements shown in drawing 11 in the shape of two-dimensional.

[Drawing 13] It is drawing showing the drive wave of each part for driving the charge generator shown in drawing 11 and drawing 12.

[Drawing 14] It is drawing showing the example of a flat-surface configuration of a finger electrode.

[Drawing 15] It is a production process Fig. for explaining the manufacture approach of the charge generating controlling element shown in drawing 11.

[Description of Notations]

100 Charge Generating Controlling Element

101 Pixel Switching Transistor

102 Charge Generating Section

103 Semi-conductor Substrate

104 Drain Section

105 Source Section

106 Drain Wiring

107 Gate Dielectric Film

108 Gate Electrode

109 Gate Wiring

110 Interlayer Insulation Film

111 Pixel Electrode

112 Electron Emission Member

113 Up Electrode

114 Electron Emission Hole

115 Dielectric Drum

116 Insulating Section
117 Field-Electron-Emission Member
112a Ferroelectric thin film
112-1 P-type Semiconductor Layer
112-2 P+ Mold Semi-conductor Layer
112-3 N++ Mold Semi-conductor Layer
112-11 Ta₂O₅
112-12 ZnS Film
112-13 Au Up Electrode Layer

[Translation done.]